



Table of Contents	
2	NOTES
3	PRIMARAY ELEVATOR
4	SECONDARY ELEVATOR
5	PROTOTYPING PINS

Revisions			
Rev	Description	Date	Approved
X1	Initial Draft	08/13/09	Michael Norman
A	Production Release	08/25/09	Michael Norman
A1	Adding silkscreen marking for for the primary elevator connector Adding net: ELE_PS_SENSE_2	01/13/2010	Michael Norman
B	Production Release	01/21/2010	Michael Norman

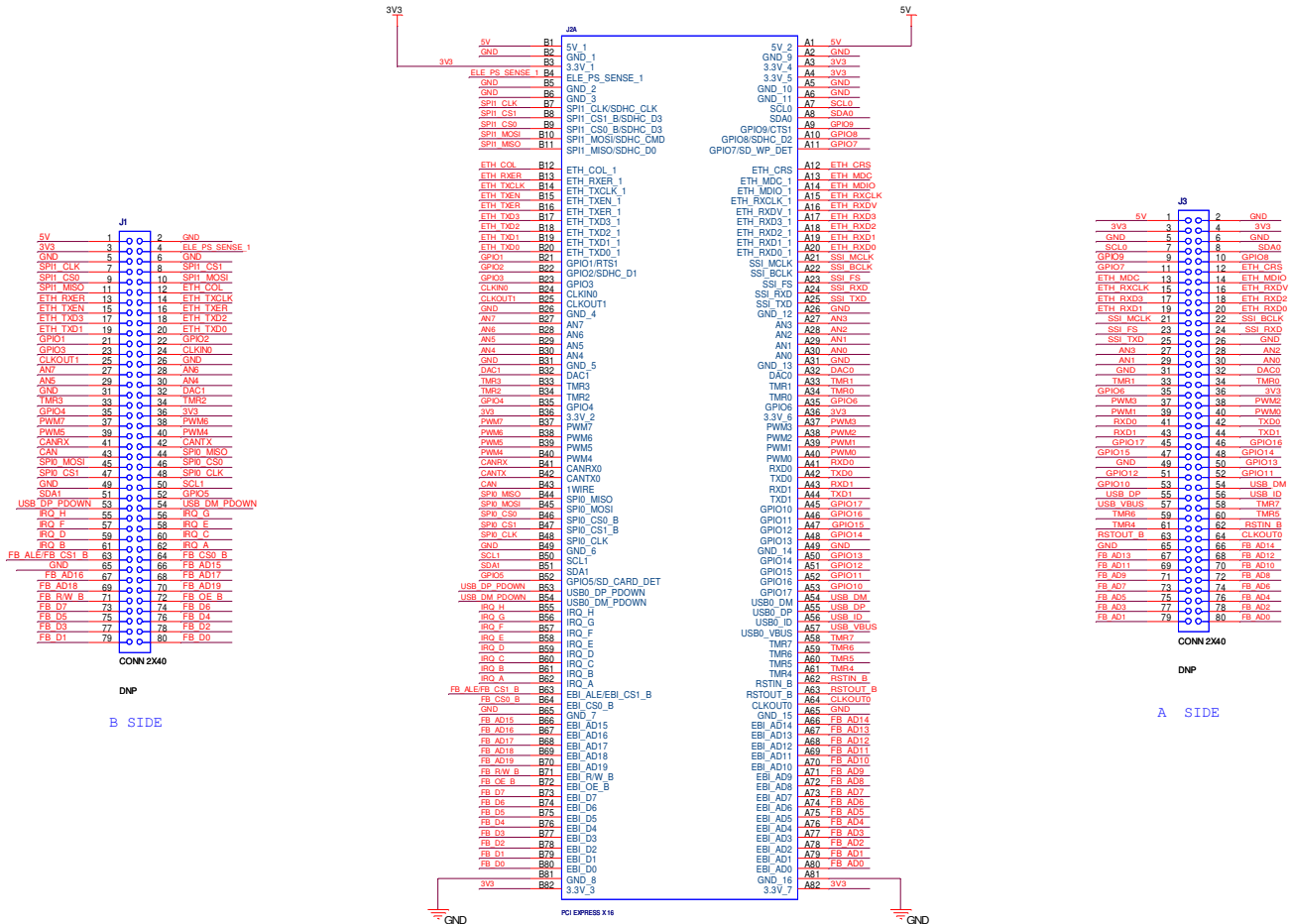
		Microcontroller Solutions Group 6501 William Cannon Drive West Austin, TX 78735-8588	
<small>This document contains information proprietary to Freescale Semiconductor and shall not be used for engineering design, procurement or manufacture in whole or in part without the express written permission of Freescale Semiconductor.</small>			
Designer: Dafné Sánchez		ICAP Classification: FCP: PUB: X	
Drawing Title:		TWR-PROTO	
Drawn by: Dafné Sánchez		Page Title: TITLE PAGE	
Approved: Michael Norman		Size C	Document Number SCH-26187 PDF: SPF-26187
Date: Thursday, January 21, 2010		Sheet 1	of 5
		Rev B	

- 54321
- D
- C
- B
- A
1. Unless Otherwise Specified:
All resistors are in ohms, 5%, 1/8 Watt
All capacitors are in uF, 20%, 50V
All voltages are DC
All polarized capacitors are aluminum electrolytic
2. Interrupted lines coded with the same letter or letter combinations are electrically connected.
3. Device type number is for reference only. The number varies with the manufacturer.
4. Special signal usage:
_B Denotes - Active-Low Signal
<> or [] Denotes - Vectored Signals
5. Interpret diagram in accordance with American National Standards Institute specifications, current revision, with the exception of logic block symbology.
- 54321

			
ICAP Classification: FCP: FILD: X PUB:			
Drawing Title: TWR-PROTO			
Page Title: NOTES			
Size C	Document Number SCH-26187 PDF: SPF-26187		Rev B
Date: Thursday, January 21, 2010	Sheet 2	of 5	

1

PRIMARY ELEVATOR



Pinout Diagram for PCIE EXPRESS X16

Left Side (Pins 1-36):

- SV 1, GND 2, PS 3, PS_SENSE 4, SPI_CLK 5, SPI_CS1 6, SPI_CS2 7, SPI_CS3 8, SPI_CS4 9, SPI_CS5 10, SPI_CS6 11, ETH_COL 12, ETH_RXER 13, ETH_TXCLK 14, ETH_TXEN 15, ETH_TXCLK 16, ETH_TXEN 17, ETH_TXCLK 18, ETH_TXEN 19, ETH_TXCLK 20, ETH_TXEN 21, ETH_TXCLK 22, ETH_TXEN 23, ETH_TXCLK 24, ETH_TXEN 25, ETH_TXCLK 26, ETH_TXEN 27, ETH_TXCLK 28, ETH_TXEN 29, ETH_TXCLK 30, ETH_TXEN 31, ETH_TXCLK 32, ETH_TXEN 33, ETH_TXCLK 34, ETH_TXEN 35, ETH_TXCLK 36.

Right Side (Pins 37-72):

- SV 37, GND 38, PS 39, PS_SENSE 40, SPI_CLK 41, SPI_CS1 42, SPI_CS2 43, SPI_CS3 44, SPI_CS4 45, SPI_CS5 46, SPI_CS6 47, ETH_COL 48, ETH_RXER 49, ETH_TXCLK 50, ETH_TXEN 51, ETH_TXCLK 52, ETH_TXEN 53, ETH_TXCLK 54, ETH_TXEN 55, ETH_TXCLK 56, ETH_TXEN 57, ETH_TXCLK 58, ETH_TXEN 59, ETH_TXCLK 60, ETH_TXEN 61, ETH_TXCLK 62, ETH_TXEN 63, ETH_TXCLK 64, ETH_TXEN 65, ETH_TXCLK 66, ETH_TXEN 67, ETH_TXCLK 68, ETH_TXEN 69, ETH_TXCLK 70, ETH_TXEN 71, ETH_TXCLK 72.

Bottom Side (Pins 73-88):

- SV 73, GND 74, PS 75, PS_SENSE 76, SPI_CLK 77, SPI_CS1 78, SPI_CS2 79, SPI_CS3 80, SPI_CS4 81, SPI_CS5 82, SPI_CS6 83, ETH_COL 84, ETH_RXER 85, ETH_TXCLK 86, ETH_TXEN 87, ETH_TXCLK 88, ETH_TXEN 89, ETH_TXCLK 90, ETH_TXEN 91, ETH_TXCLK 92, ETH_TXEN 93, ETH_TXCLK 94, ETH_TXEN 95, ETH_TXCLK 96, ETH_TXEN 97, ETH_TXCLK 98, ETH_TXEN 99, ETH_TXCLK 100.

Top Side (Pins 101-116):

- SV 101, GND 102, PS 103, PS_SENSE 104, SPI_CLK 105, SPI_CS1 106, SPI_CS2 107, SPI_CS3 108, SPI_CS4 109, SPI_CS5 110, SPI_CS6 111, ETH_COL 112, ETH_RXER 113, ETH_TXCLK 114, ETH_TXEN 115, ETH_TXCLK 116, ETH_TXEN 117, ETH_TXCLK 118, ETH_TXEN 119, ETH_TXCLK 120, ETH_TXEN 121, ETH_TXCLK 122, ETH_TXEN 123, ETH_TXCLK 124, ETH_TXEN 125, ETH_TXCLK 126, ETH_TXEN 127, ETH_TXCLK 128, ETH_TXEN 129, ETH_TXCLK 130, ETH_TXEN 131, ETH_TXCLK 132, ETH_TXEN 133, ETH_TXCLK 134, ETH_TXEN 135, ETH_TXCLK 136.

Bottom Side (Pins 137-152):

- SV 137, GND 138, PS 139, PS_SENSE 140, SPI_CLK 141, SPI_CS1 142, SPI_CS2 143, SPI_CS3 144, SPI_CS4 145, SPI_CS5 146, SPI_CS6 147, ETH_COL 148, ETH_RXER 149, ETH_TXCLK 150, ETH_TXEN 151, ETH_TXCLK 152, ETH_TXEN 153, ETH_TXCLK 154, ETH_TXEN 155, ETH_TXCLK 156, ETH_TXEN 157, ETH_TXCLK 158, ETH_TXEN 159, ETH_TXCLK 160, ETH_TXEN 161, ETH_TXCLK 162, ETH_TXEN 163, ETH_TXCLK 164, ETH_TXEN 165, ETH_TXCLK 166, ETH_TXEN 167, ETH_TXCLK 168, ETH_TXEN 169, ETH_TXCLK 170, ETH_TXEN 171, ETH_TXCLK 172.

Top Side (Pins 173-188):

- SV 173, GND 174, PS 175, PS_SENSE 176, SPI_CLK 177, SPI_CS1 178, SPI_CS2 179, SPI_CS3 180, SPI_CS4 181, SPI_CS5 182, SPI_CS6 183, ETH_COL 184, ETH_RXER 185, ETH_TXCLK 186, ETH_TXEN 187, ETH_TXCLK 188, ETH_TXEN 189, ETH_TXCLK 190, ETH_TXEN 191, ETH_TXCLK 192, ETH_TXEN 193, ETH_TXCLK 194, ETH_TXEN 195, ETH_TXCLK 196, ETH_TXEN 197, ETH_TXCLK 198, ETH_TXEN 199, ETH_TXCLK 200.

Bottom Side (Pins 201-216):

- SV 201, GND 202, PS 203, PS_SENSE 204, SPI_CLK 205, SPI_CS1 206, SPI_CS2 207, SPI_CS3 208, SPI_CS4 209, SPI_CS5 210, SPI_CS6 211, ETH_COL 212, ETH_RXER 213, ETH_TXCLK 214, ETH_TXEN 215, ETH_TXCLK 216, ETH_TXEN 217, ETH_TXCLK 218, ETH_TXEN 219, ETH_TXCLK 220, ETH_TXEN 221, ETH_TXCLK 222, ETH_TXEN 223, ETH_TXCLK 224, ETH_TXEN 225, ETH_TXCLK 226, ETH_TXEN 227, ETH_TXCLK 228, ETH_TXEN 229, ETH_TXCLK 230, ETH_TXEN 231, ETH_TXCLK 232, ETH_TXEN 233, ETH_TXCLK 234, ETH_TXEN 235, ETH_TXCLK 236.

Top Side (Pins 237-252):

- SV 237, GND 238, PS 239, PS_SENSE 240, SPI_CLK 241, SPI_CS1 242, SPI_CS2 243, SPI_CS3 244, SPI_CS4 245, SPI_CS5 246, SPI_CS6 247, ETH_COL 248, ETH_RXER 249, ETH_TXCLK 250, ETH_TXEN 251, ETH_TXCLK 252, ETH_TXEN 253, ETH_TXCLK 254, ETH_TXEN 255, ETH_TXCLK 256, ETH_TXEN 257, ETH_TXCLK 258, ETH_TXEN 259, ETH_TXCLK 260, ETH_TXEN 261, ETH_TXCLK 262, ETH_TXEN 263, ETH_TXCLK 264, ETH_TXEN 265, ETH_TXCLK 266, ETH_TXEN 267, ETH_TXCLK 268, ETH_TXEN 269, ETH_TXCLK 270, ETH_TXEN 271, ETH_TXCLK 272.

Bottom Side (Pins 273-288):

- SV 273, GND 274, PS 275, PS_SENSE 276, SPI_CLK 277, SPI_CS1 278, SPI_CS2 279, SPI_CS3 280, SPI_CS4 281, SPI_CS5 282, SPI_CS6 283, ETH_COL 284, ETH_RXER 285, ETH_TXCLK 286, ETH_TXEN 287, ETH_TXCLK 288, ETH_TXEN 289, ETH_TXCLK 290, ETH_TXEN 291, ETH_TXCLK 292, ETH_TXEN 293, ETH_TXCLK 294, ETH_TXEN 295, ETH_TXCLK 296, ETH_TXEN 297, ETH_TXCLK 298, ETH_TXEN 299, ETH_TXCLK 300.

Top Side (Pins 301-316):

- SV 301, GND 302, PS 303, PS_SENSE 304, SPI_CLK 305, SPI_CS1 306, SPI_CS2 307, SPI_CS3 308, SPI_CS4 309, SPI_CS5 310, SPI_CS6 311, ETH_COL 312, ETH_RXER 313, ETH_TXCLK 314, ETH_TXEN 315, ETH_TXCLK 316, ETH_TXEN 317, ETH_TXCLK 318, ETH_TXEN 319, ETH_TXCLK 320, ETH_TXEN 321, ETH_TXCLK 322, ETH_TXEN 323, ETH_TXCLK 324, ETH_TXEN 325, ETH_TXCLK 326, ETH_TXEN 327, ETH_TXCLK 328, ETH_TXEN 329, ETH_TXCLK 330, ETH_TXEN 331, ETH_TXCLK 332, ETH_TXEN 333, ETH_TXCLK 334, ETH_TXEN 335, ETH_TXCLK 336.

Bottom Side (Pins 337-352):

- SV 337, GND 338, PS 339, PS_SENSE 340, SPI_CLK 341, SPI_CS1 342, SPI_CS2 343, SPI_CS3 344, SPI_CS4 345, SPI_CS5 346, SPI_CS6 347, ETH_COL 348, ETH_RXER 349, ETH_TXCLK 350, ETH_TXEN 351, ETH_TXCLK 352, ETH_TXEN 353, ETH_TXCLK 354, ETH_TXEN 355, ETH_TXCLK 356, ETH_TXEN 357, ETH_TXCLK 358, ETH_TXEN 359, ETH_TXCLK 360, ETH_TXEN 361, ETH_TXCLK 362, ETH_TXEN 363, ETH_TXCLK 364, ETH_TXEN 365, ETH_TXCLK 366, ETH_TXEN 367, ETH_TXCLK 368, ETH_TXEN 369, ETH_TXCLK 370, ETH_TXEN 371, ETH_TXCLK 372.

Top Side (Pins 373-388):

- SV 373, GND 374, PS 375, PS_SENSE 376, SPI_CLK 377, SPI_CS1 378, SPI_CS2 379, SPI_CS3 380, SPI_CS4 381, SPI_CS5 382, SPI_CS6 383, ETH_COL 384, ETH_RXER 385, ETH_TXCLK 386, ETH_TXEN 387, ETH_TXCLK 388, ETH_TXEN 389, ETH_TXCLK 390, ETH_TXEN 391, ETH_TXCLK 392, ETH_TXEN 393, ETH_TXCLK 394, ETH_TXEN 395, ETH_TXCLK 396, ETH_TXEN 397, ETH_TXCLK 398, ETH_TXEN 399, ETH_TXCLK 400.

Bottom Side (Pins 401-416):

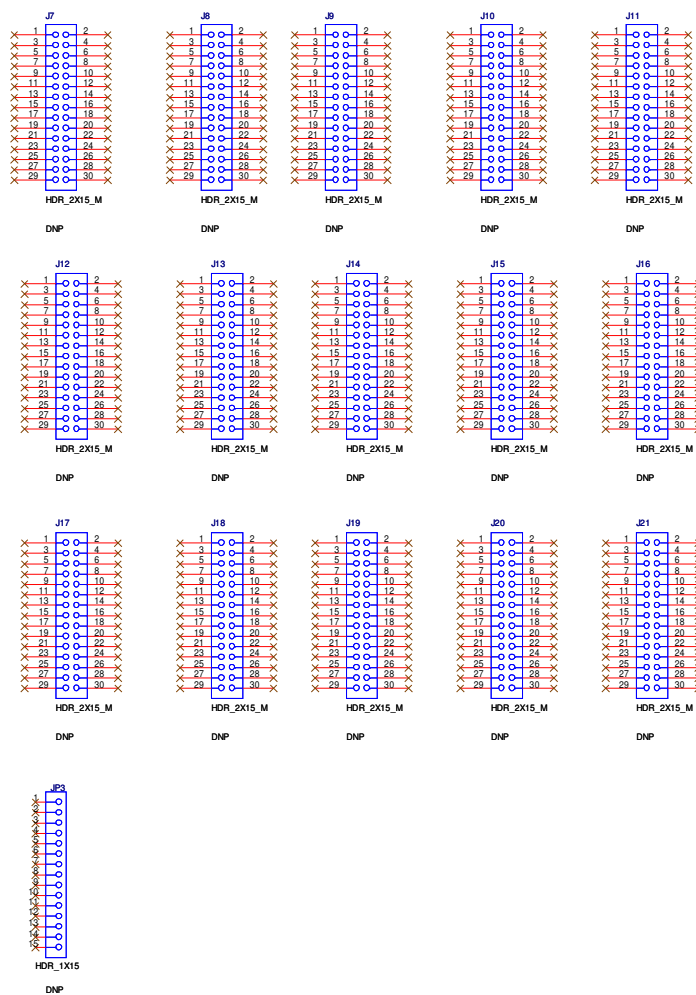
- SV 401, GND 402, PS 403, PS_SENSE 404, SPI_CLK 405, SPI_CS1 406, SPI_CS2 407, SPI_CS3 408, SPI_CS4 409, SPI_CS5 410, SPI_CS6 411, ETH_COL 412, ETH_RXER 413, ETH_TXCLK 414, ETH_TXEN 415, ETH_TXCLK 416, ETH_TXEN 417, ETH_TXCLK 418, ETH_TXEN 419, ETH_TXCLK 420, ETH_TXEN 421, ETH_TXCLK 422, ETH_TXEN 423, ETH_TXCLK 424, ETH_TXEN 425, ETH_TXCLK 426, ETH_TXEN 427, ETH_TXCLK 428, ETH_TXEN 429, ETH_TXCLK 430, ETH_TXEN 431, ETH_TXCLK 432, ETH_TXEN 433, ETH_TXCLK 434, ETH_TXEN 435, ETH_TXCLK 436.

Top Side (Pins 437-452):

- SV 437, GND 438, PS 439, PS_SENSE 440, SPI_CLK 441, SPI_CS1 442, SPI_CS2 443, SPI_CS3 444, SPI_CS4 445, SPI_CS5 446, SPI_CS6 447, ETH_COL 448, ETH_RXER 449, ETH_TXCLK 450, ETH_TXEN 451, ETH_TXCLK 452, ETH_TXEN 453, ETH_TXCLK 454, ETH_TXEN 455, ETH_TXCLK 456, ETH_TXEN 457, ETH_TXCLK 458, ETH_TXEN 459, ETH_TXCLK 46

ICAP Classification:		FCP:	FILO: X	PUB:
Drawing Title:				
TWR-PROTO				
Page Title:				
SECONDARY ELEVATOR				
Size	Document Number			Rev
	SCH-26187 PDF: SPF-26187			B
Date:	Thursday, January 21, 2010		Sheet	4 of 5

PROTOTYPING PINS



POWER / GND ACCESS

