

# KL03 产品简介

## 支持所有 KL03 器件

### 内容

## 1 KL03 子系列介绍

该器件为市场领先的基于 ARM Cortex-M0+ (CM0+)内核平台的高度集成、超低功耗 32 位微控制器。KL03 系列产品的特性如下。

- 内核及系统时钟高达 48 MHz，总线时钟高达 24 MHz
- 存储器选择高达 32 KB Flash、2 KB RAM 和 8 KB ROM，ROM 具有内置引导加载程序
- 宽工作电压范围：1.71–3.6 V，支持全功能 Flash 编程/擦除/读取操作
- 提供 16 引脚至 24 引脚的多种封装选项
- 环境工作温度范围 -40 °C 至 85 °C (WLCSP 封装)，-40 °C 至 105 °C (所有其他封装)。

该系列微控制器具备低功耗和高性价比特性，是开发人员设计入门级 32 位解决方案的理想选择。该系列是低成本、低功耗和高性能器件应用的新一代 MCU 解决方案。它适用于对成本比较敏感和需要长电池使用寿命的便携式应用。

## 2 主要特性

- 工作条件
  - 电压范围：1.71 V 至 3.6 V
  - 温度范围：-40 至 105°C (QFN 封装)，-40 至 85°C (WLCSP 封装)
- 封装
  - 24 引脚 QFN 4x4 mm 0.5 mm 间距

1	KL03 子系列介绍.....	1
2	主要特性.....	1
3	功能框图.....	2
4	特性.....	3
5	器件型号和封装.....	11
6	修订历史记录.....	12



## 功能框图

- 20 引脚 WLCSP 2x1.6 mm 0.4 mm 间距
- 16 引脚 QFN 3x3 mm 0.5 mm 间距
- 内核
  - ARM Cortex-M0+内核频率高达 48 MHz
- 存储器
  - 高达 32 KB 的程序 Flash 存储器
  - 2 KB SRAM
  - 8 KB ROM (具有内置引导加载程序)
- 时钟
  - 48 MHz 高精度内部参考时钟
  - 8/2 MHz 低功耗内部参考时钟
  - 32 kHz 至 40 kHz 晶振
  - 1 kHz LPO 时钟
- 低功耗特性 (关于精确的功耗数据, 请参见 KL03 数据手册)
  - 9 种低功耗模式, 可根据应用要求提供功耗优化
  - 4 MHz 超低功耗运行模式下的电流为 209  $\mu$ A (代码在 SRAM 中运行)
  - 超低功耗待机模式下的电流为 121  $\mu$ A
  - 超低功耗停止模式下的电流为 2.2  $\mu$ A
  - 超低漏电停止模式下的电流为 566 nA, 保留系统寄存器文件
- 系统外设
  - 看门狗
  - SWD 调试接口和微跟踪缓冲器 (MTB)
  - 位操作引擎
  - 低功耗唤醒单元
  - ROM 引导程序支持 I2C、LPUART 和 SPI 接口
  - Flash 配置字段可选择复位进入 VLPR 模式实现低功耗启动
- 模拟
  - 12 位 SAR ADC, 带内部电压基准, 高达 1 Msps 采样率和 7 个通道
  - 集成 6 位 DAC 和可编程基准输入的高速模拟比较器
  - 高精度 1.2 V 参考电压源
- 通信接口
  - 一个 8 位 SPI 模块
  - 一个低功耗 UART 模块
  - 一个 I2C 模块支持高达 1 Mb/s, 具有双缓冲
- 定时器
  - 两个双通道定时器/PWM 模块
  - 一个低功耗定时器
  - 实时时钟
- 人机接口
  - 高达 22 个通用输入/输出
- 安全性与完整性模块
  - 每个芯片具有 80 位唯一识别号

## 3 功能框图

下图显示器件超集全功能框图。此系列的其他器件具有其中的部分功能。

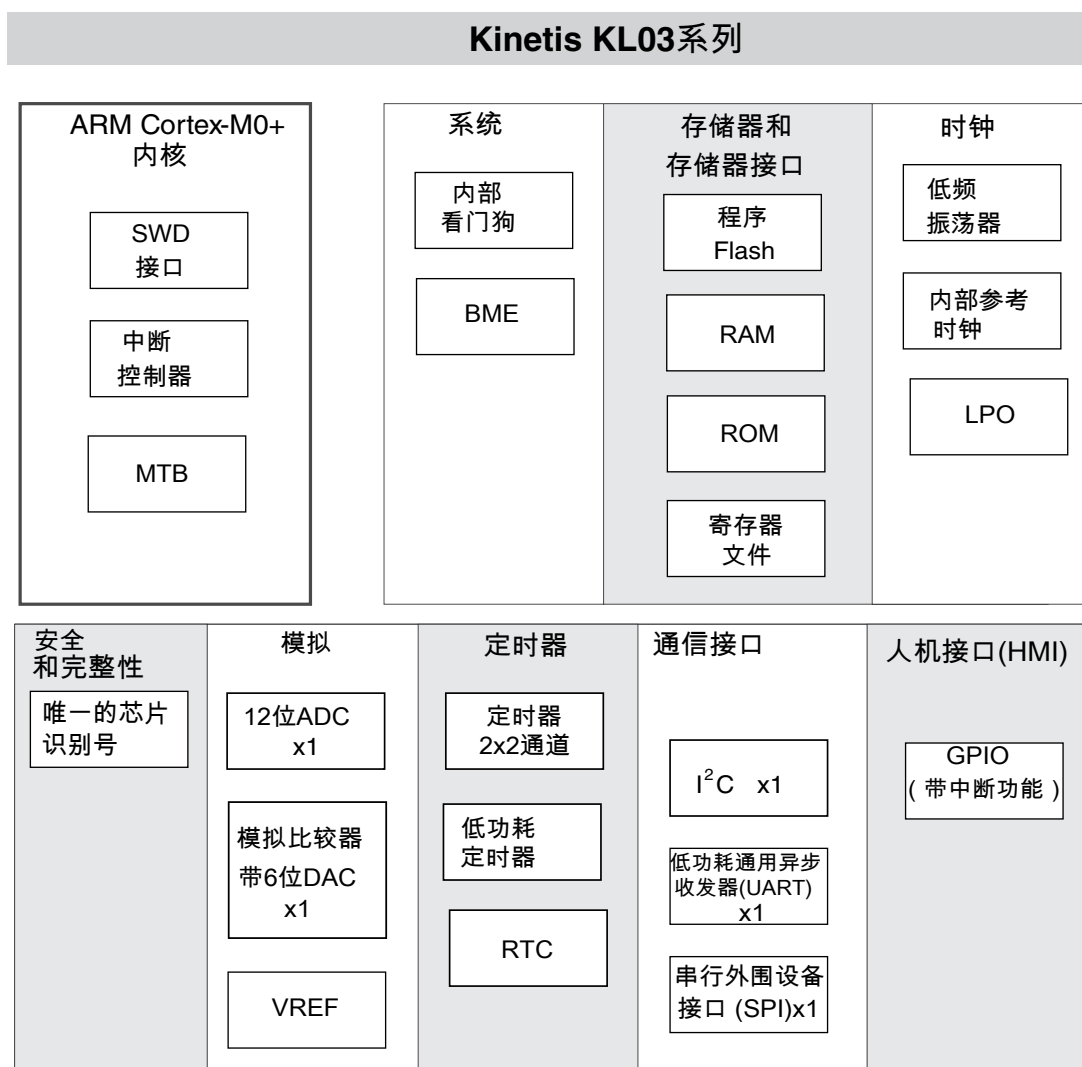


图 1. KL03 系列功能框图

## 4 特性

### 4.1 主要参数介绍

表 1. 主要参数介绍

特性	KL03
CPU 频率	48 MHz
Flash 存储器	高达 32 KB
SRAM	2 KB
USB 从设备 FS	—
USB Vreg	—

下一页继续介绍此表...

表 1. 主要参数介绍 (继续)

特性	KL03
段码式 LCD	—
16 引脚 QFN	有
24 引脚 QFN	有
20 引脚 WLCSP	有

## 4.2 通用特性

表 2. KL03 通用特性

内核/系统模块		定时器模块	
内核	ARM Cortex-M0+	通用定时器/PWM	2x2 通道
CPU 频率	48 MHz	低功耗定时器	1
DMA	-	PIT (32 位)	-
位操作引擎	有	通信接口	
调试	SWD	低功耗 UART	1
跟踪	MTB	UART (符合 ISO7816-3)	-
LLWU	- <sup>1</sup>	UART	-
存储器		8 位 SPI	1
Flash	高达 32 KB	I2C	1
SRAM	2 KB	I2S	-
ROM	高达 8 KB	USB 从设备 FS	-
Regfile	16 字节	USB Vreg	-
时钟模块		人机接口	
MCG-Lite	有	段式 LCD	-
主 OSC	32 - 40 kHz	漏极开路焊盘 (5V 耐压)	2
RTC	有	NMI	有
嵌入式 USB 时钟产生器	-	总 GPIO 数	高达 22 个
安全性和集成		集成中断功能的 GPIO	高达 12 个
看门狗	有	大电流 GPIO	3
模拟模块		工作特性	
ADC	一个 12 位 SAR, 高达 7 个通道	电压范围	1.71 V - 3.6 V
模拟比较器	1 个 6 位 DAC, 高达 5 个通道	Flash 写操作电压	1.71 - 3.6 V
VREF	1.2 V	温度范围	<ul style="list-style-type: none"> <li>-40 至 85 °C (WLCSP 封装),</li> <li>-40 至 105 °C (所有其他封装)</li> </ul>

1. KL03 有两个 LLWU 引脚, 但没有 LLWU 模块。

### 4.3 各封装的特性差异

封装	16 引脚 QFN	20 引脚 WLCSP	24 引脚 QFN
Flash	高达 32 KB	32 KB	高达 32 KB
SRAM	2 KB	2 KB	2 KB
段码式 LCD	—	—	—
总 GPIO 数	高达 14 个	高达 18 个	高达 22 个
集成中断功能的 GPIO	9	10	12
大电流 GPIO	3	3	3

### 4.4 可订购器件型号

下表汇总了本文档所涉及器件的型号。

表 4. 可订购型号汇总

Freescle 型号	CPU 频率	引脚数	封装	Flash 存储器总量	RAM	温度范围
MKL03Z8VFG4(R)	48 MHz	16	QFN	8 KB	2 KB	-40 至 105 °C
MKL03Z16VFG4(R)	48 MHz	16	QFN	16 KB	2 KB	-40 至 105 °C
MKL03Z32VFG4(R)	48 MHz	16	QFN	32 KB	2 KB	-40 至 105 °C
MKL03Z8VFK4(R)	48 MHz	24	QFN	8 KB	2 KB	-40 至 105 °C
MKL03Z16VFK4(R)	48 MHz	24	QFN	16 KB	2 KB	-40 至 105 °C
MKL03Z32VFK4(R)	48 MHz	24	QFN	32 KB	2 KB	-40 至 105 °C
MKL03Z32CAF4R	48 MHz	20	WLCSP	32 KB	2 KB	-40 至 85 °C

### 4.5 功耗模式

电源管理控制器(PMC)提供了多种功耗模式，便于用户针对所需的功能水平优化功耗。

根据用户对停止的需求，有多种不同的低功耗模式可供使用，以实现特定逻辑以及存储器的部分掉电或完全掉电。I/O 状态在所有工作模式下保持。下表对各种功耗模式进行了比较。

每种运行模式都有对应的待机和停止模式。待机模式与 ARM 睡眠模式相似。停止模式 (VLPS 和 STOP) 与 ARM 深度睡眠模式相似。当一些应用的需求不需要用最高总线频率去运行时，超低功耗运行(VLPR)工作模式可以显著减少运行时功耗。

三种主要的工作模式：运行、待机和停止。WFI 指令激活芯片的待机和停止模式。工作模式具有多种形式，可以根据应用的需求提供更低功耗。

表 5. 芯片功耗模式

芯片模式	描述	内核模式	正常恢复方法
正常运行	允许的芯片最高性能。	运行	—

下一页继续介绍此表...

表 5. 芯片功耗模式 (继续)

芯片模式	描述	内核模式	正常恢复方法
	<ul style="list-style-type: none"> <li>复位后默认的模式</li> <li>片上稳压器开启。</li> </ul>		
通过 WFI 指令实现 Normal Wait (普通待机)	允许外设在内核处于“睡眠”模式时运行，以降低功耗。 <ul style="list-style-type: none"> <li>NVIC 仍然对中断敏感</li> <li>继续为外设提供时钟。</li> </ul>	睡眠	中断
通过 WFI 指令实现 Normal Stop (普通停止)	将芯片置于静态。是既能保持所有寄存器，同时还能维持 LVD 保护的最低功耗模式。 <ul style="list-style-type: none"> <li>NVIC 禁用。</li> <li>AWIC 用于从中断唤醒。</li> <li>外设时钟停止。</li> </ul>	深度睡眠	中断
VLPR (超低功耗运行)	片内稳压器处于低功耗模式，仅提供芯片低频运行所需的电压。只有 MCG-Lite 模式 (LIRC 和 EXT) 可在 VLPR 下使用。 <ul style="list-style-type: none"> <li>简化频率 Flash 访问模式(1 MHz)</li> <li>LVD 关闭</li> <li>在 LIRC 时钟模式下，只有内部参考振荡器 (LIRC8M) 能够为具有标称总线的内核提供低功耗标称值为 4 MHz 的时钟源，而 Flash 时钟要求为 &lt;1 MHz</li> <li>此外，也可以使用 EXT 时钟模式通过外部时钟或晶振提供时钟源。</li> </ul>	运行	—
通过 WFI 实现 VLPW (超低功耗待机)	与 VLPR 相同，但内核处于睡眠模式下，以进一步降低功耗。 <ul style="list-style-type: none"> <li>NVIC 仍然对中断敏感 (FCLK 开启)。</li> <li>片内稳压器处于低功耗模式，仅提供芯片低频运行所需的电压。</li> </ul>	睡眠	中断
通过 WFI 实现 VLPS (超低功耗停止)	将芯片置于静态，关闭 LVD 操作。ADC 和引脚中断可以工作的最低功耗模式。 <ul style="list-style-type: none"> <li>外设时钟停止，但 OSC、LPTMR、RTC、CMP 可以使用。</li> <li>只有在相应时钟源使能的情况下，才可以使用 LPUART 和 TPM。</li> <li>NVIC 禁用 (FCLK 关闭)；AWIC 用来从中断唤醒。</li> <li>片内稳压器处于低功耗模式，仅提供芯片低频运行所需的电压。</li> <li>所有 SRAM 均处于工作状态 (保留内容，保持 I/O 状态)。</li> </ul>	深度睡眠	中断
VLLS3 (超低漏电停止模式 3)	<ul style="list-style-type: none"> <li>大多数外设禁用 (时钟停止)，但 OSC、LLWU、LPTMR、RTC、CMP 可以使用。</li> <li>NVIC 禁用；Flash 断电；LLWU 用来唤醒。</li> <li>SRAM_U 和 SRAM_L 保持上电 (保留内容，保持 I/O 状态)。</li> </ul>	深度睡眠	唤醒复位 <sup>1</sup>
VLLS1 (超低漏电停止模式 1)	<ul style="list-style-type: none"> <li>大多数外设禁用 (时钟停止)，但 OSC、LLWU、LPTMR、RTC、CMP 可以使用。</li> <li>NVIC 禁用；LLWU 用来唤醒。</li> <li>所有 Flash、SRAM_U 和 SRAM_L 均断电。</li> <li>16 字节系统寄存器文件保持上电，以便保存客户的关键数据</li> </ul>	深度睡眠	唤醒复位 <sup>1</sup>
VLLS0 (超低漏电停止模式 0)	<ul style="list-style-type: none"> <li>大多数外设禁用 (时钟停止)，但 LLWU、LPTMR、RTC 可以使用。</li> <li>NVIC 禁用；LLWU 用来唤醒。</li> <li>所有 Flash、SRAM_U 和 SRAM_L 均断电。</li> <li>16 字节系统寄存器文件保持上电，以便保存客户的关键数据</li> <li>LPO 禁用，可选 POR 欠压检测</li> </ul>	深度睡眠	唤醒复位 <sup>1</sup>

1. 遵循复位流程，置位 NVIC 的 LLWU 中断标志。

## 4.6 各模块特性列表

下列章节描述该系列所有器件的总体特性。器件子系列之间的差异参见[通用特性](#)。

## 4.6.1 内核模块

### 4.6.1.1 ARM Cortex M0+内核

- 高达 48 MHz 内核频率，工作电压为 1.71 V 至 3.6 V，温度范围为-40 °C 至 105 °C
- 支持高达 32 个中断请求源
- 2 级流水线技术微架构，用于降低功耗和提高架构性能（每条指令的周期）
- 具有 CM0+内核的二进制兼容指令集架构
- Thumb 指令集整合了高代码密度和 32 位性能
- 串行调试(SWD)可减少调试所需的引脚数
- 微跟踪缓冲器(MTB)通过将系统 RAM 作为目标存储器来提供轻量级程序跟踪功能
- 单周期 32 位乘 32 位

### 4.6.1.2 嵌套向量中断控制器(NVIC)

- 高达 15 个外部中断源
- 包括一个不可屏蔽中断

### 4.6.1.3 唤醒中断控制器 (WIC)

- 在低功耗模式下系统时钟禁用时支持中断处理
- NVIC 进入极深度睡眠模式时，WIC 将由 NVIC 正确配置，并接管和模仿 NVIC 行为
- 一旦检测到非屏蔽中断，不含优先级逻辑的基本中断屏蔽系统立即发出唤醒信号
- 包含非编程模式时状态可见，因此在睡眠时除了有利于降低功耗而且对最终用户不可见。

### 4.6.1.4 调试控制器

- 2 引脚串行线调试(SWD)提供外部调试器接口
- 微跟踪缓冲器(MTB)提供简单的程序执行跟踪功能，并且可用作简单的 AHB-Lite SRAM 控制器

## 4.6.2 系统模块

### 4.6.2.1 电源管理控制单元 (PMC)

- 独立的数字（经稳压）和模拟（数字为参考）电源供输出
- 可编程的节电模式
- 无需输出电源去耦电容
- 可通过 RTC 和外部输入从节电模式唤醒
- 集成式上电复位 (POR)
- 具有复位（欠压保护）功能的集成低压检测 (LVD)
- LVD 启动电压可选择
- 可编程的低压警报 (LVW) 中断功能
- 具有缓冲器的带隙参考电压
- 在出厂时已设定好的带隙电压和 LVD 电压
- 1 kHz 低功耗振荡器 (LPO)

## 4.6.2.2 COP 看门狗模块

- 独立的时钟源输入
- 在以下时钟源之间选择
  - LPO 振荡器
  - 总线时钟
  - IRC8M/2M
  - OSCERCLK

## 4.6.2.3 系统时钟

- 系统振荡器(OSC)—回路控制 Pierce 振荡器；晶振或陶瓷谐振器范围为 32 kHz 至 40 kHz（低范围模式）
- 精简版多用途时钟生成器（MCG-Lite）
  - 内部参考时钟 — 可用作其他片上外设的时钟源
    - 48 MHz 高精度内部参考时钟
    - 8/2 MHz 低功耗内部参考时钟
    - 1 kHz LPO 时钟

## 4.6.2.4 低漏电唤醒单元(LLWU)

- 支持高达两个外部输入引脚（具有独立使能位）
- 输入源可能是外部引脚
- 外部引脚唤醒输入，每个都能编程为下降沿、上升沿或任何变化
- 如果在 MCU 进入低漏电功耗模式后使能，则将激活唤醒输入
- 提供可选数字滤波器，以实现外部引脚检测功能

## 4.6.3 存储器和存储器接口

### 4.6.3.1 片上存储器

- 48 MHz 性能器件
  - 高达 32 KB 的程序 Flash 存储器
  - 2 KB SRAM
  - 高达 8 KB ROM 内建引导程序
  - 16 字节 regfile
- 安全电路可防止对 RAM 和 Flash 存储器内容的未授权访问

## 4.6.4 模拟

### 4.6.4.1 模数转换器（ADC）

- 采用高达 12 位分辨率的线性逐次逼近算法
- 输出模式：单端 12bit 模式，10bit 模式，8bit 模式
- 单次或连续转换
- 可配置采样时间和转换速度/功耗
- 转换完成和硬件平均完成标志和中断
- 可从高达 4 个源中选择输入时钟
- 低功耗工作模式可降低噪声
- 异步时钟源，可降低工作噪声（带时钟输出选项）
- 采样可由硬件触发，触发源可选择



- 转换结果可与预设值进行比较，实现多种逻辑判断
- 温度传感器
- 硬件平均功能
- 参考电压可选择
- 自校准模式

#### 4.6.4.2 高速模拟比较器 (CMP)

- 6 位 DAC 可编程参考生成器输出
- 高达 5 个可选比较器输入；可按任意极性顺序将每个输入与其他任一输入进行比较
- 可选择在比较器输出的上升沿、下降沿或任意沿产生中断
- 比较器输出支持：
  - 采样
  - 使用外部采样信号或分频外设时钟进行数字滤波
- 两种性能模式：
  - 高速模式，传输延时短但功耗较高
  - 低速模式，传输延时长但功耗低
- 可在 VLLS0 以外的所有 MCU 功耗模式下工作

#### 4.6.4.3 参考电压 (VREF)

- 可编程调节寄存器的步长为 0.5 mV，复位时会自动加载出厂调节值
- 可编程缓冲器模式选择：
  - 关
  - 带隙电压使能/待机（输出缓冲器禁用）
  - 低功耗缓冲器模式（输出缓冲器使能）
  - 高功耗缓冲器模式（输出缓冲器使能）
- 1.2 V 输出
- 输出引脚 VREF\_OUT，与普通 GPIO 复用

### 4.6.5 定时器

#### 4.6.5.1 定时器/PWM (TPM)

- 可选时钟源
- 可编程预分频器
- 16 位计数器，可从 0 计数或设置初始值/终止值，可以向上或向下计数
- 输入捕获、输出比较、边沿对齐和中心对齐 PWM 模式
- 产生硬件触发信号

### 4.6.6 通信接口

#### 4.6.6.1 内部集成电路(I<sup>2</sup>C)

- 与 I<sup>2</sup>C 总线标准兼容
- 最大总线负载时运行速率高达 1 Mbps
- 多主机操作
- 可通过软件对 64 种不同串行时钟频率的其中之一进行编程
- 可编程的从地址和毛刺输入滤波器
- 中断数据传输

- 出现仲裁丢失中断时，可从主机模式自动切换到从机模式
- 调用地址识别中断
- 总线忙碌检测广播和 10 位地址扩展
- 当处理器处于低功耗模式下时，可通过地址匹配唤醒。

### 4.6.6.2 LPUART

- 全双工标准不归零(NRZ)格式
- 可编程波特率 (13 位模数分频器)，支持 4x 至 32x 的可配置过采样率
- 发送与接收波特率可与总线时钟异步运行：
  - 波特率可配置为不受总线时钟频率影响
  - 支持在停止模式下工作
- 中断或轮询操作：
  - 发送数据寄存器为空且发送完成
  - 接收数据寄存器已满
  - 接收溢出、奇偶错误、成帧错误和噪声错误
  - 空闲接收器检测
  - 接收引脚上的有效边沿
  - 断路检测支持 LIN
  - 接收数据匹配
- 硬件奇偶生成和校验
- 可编程 8 位、9 位或 10 位字符长度
- 可编程 1 位或 2 位停止位
- 3 种接收器唤醒方法：
  - 空闲线路唤醒
  - 地址标志唤醒
  - 接收数据匹配
- 自动地址匹配，以减少 ISR 开销：
  - 地址标志匹配
  - 空闲线路地址匹配
  - 地址匹配开始、地址匹配结束
- 可选 13 位分隔字符生成/11 位分隔字符检测
- 可配置空闲长度检测，支持 1、2、4、8、16、32、64 或 128 个空闲字符
- 可选择发送器输出和接收器输入极性

### 4.6.6.3 串行外设接口(SPI)

- 主机和从机模式
- 全双工、3 线同步传输
- 可编程发送比特率
- 双缓冲发送和接收数据寄存器
- 串行时钟相位和极性选择
- 从机选择输出
- 带 CPU 中断功能的模式故障标志
- WAIT 模式期间的 SPI 操作控制
- 可供选择的 MSB 优先或 LSB 优先移位

## 4.6.7 人机接口

### 4.6.7.1 通用输入/输出(GPIO)

- 所有输入引脚上有迟滞和可配置上拉/下拉电阻

- 在某些输出引脚上可配置驱动强度
- 独立引脚值寄存器，可读取数字引脚上的逻辑电平

## 5 器件型号和封装

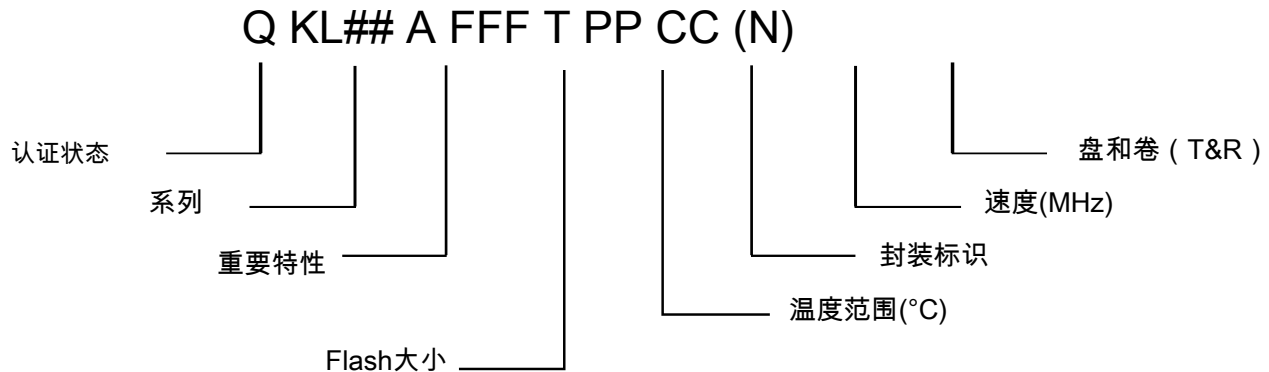


图 2. 器件型号图解

表 6. 器件型号字段说明

字段	说明	值
Q	资格状态	<ul style="list-style-type: none"> <li>• M = 完全合格，一般市场流通</li> <li>• P = 资格预审</li> </ul>
KL##	Kinetis 系列	<ul style="list-style-type: none"> <li>• KL03</li> </ul>
A	主要属性	<ul style="list-style-type: none"> <li>• Z = Cortex-M0+</li> </ul>
FFF	P-Flash 存储器大小	<ul style="list-style-type: none"> <li>• 8 = 8 KB</li> <li>• 16 = 16 KB</li> <li>• 32 = 32 KB</li> </ul>
R	芯片版本	<ul style="list-style-type: none"> <li>• (空白) = 主版本</li> <li>• A = 主版本后的修订版本</li> </ul>
T	温度范围(°C)	<ul style="list-style-type: none"> <li>• V = -40 至 105</li> <li>• V = -40 至 85</li> </ul>
PP	封装标识符	<ul style="list-style-type: none"> <li>• FG = 16 QFN (3 mm x 3 mm)</li> <li>• AF = 20 WLCSP (1.99 mm x 1.61 mm)</li> <li>• FK = 24 QFN (4 mm x 4 mm)</li> </ul>
CC	最大 CPU 频率(MHz)	<ul style="list-style-type: none"> <li>• 4 = 48 MHz</li> </ul>
N	封装类型	<ul style="list-style-type: none"> <li>• R = 卷带</li> </ul>

## 6 修订历史记录

下表列出本文的修订历史记录。

表 7. 修订历史记录

修订版本号	日期	重要改动
2	2/2014	初次公开发行版。 <ul style="list-style-type: none"><li>• 更新了 WLCSP 封装尺寸</li><li>• 更新了功率模式章节</li><li>• 增加了 LLWU 特性列表</li></ul>
3	07/2014	在主要特性章节中更新了低功耗特性。



**How to Reach Us:**

**Home Page:**  
[freescale.com](http://freescale.com)

**Web Support:**  
[freescale.com/support](http://freescale.com/support)

本文档中的信息仅供系统和软件实施方使用 Freescale 产品。本文并未明示或者暗示授予利用本文档信息进行设计或者加工集成电路的版权许可。Freescale 保留对此处任何产品进行更改的权利，恕不另行通知。

Freescale 对其产品在任何特定用途方面的适用性不做任何担保、表示或保证，也不承担因为应用程序或者使用产品或电路所产生的任何责任，明确拒绝承担包括但不限于后果性的或附带性的损害在内的所有责任。Freescale 的数据表和/或规格中所提供的“典型”参数在不同应用中可能并且确实不同，实际性能会随时间而有所变化。所有运行参数，包括“经典值”在内，必须经由客户的技术专家对每个客户的应用程序进行验证。Freescale 未转让与其专利权及其他权利相关的许可。Freescale 销售产品时遵循以下网址中包含的标准销售条款和条件：[freescale.com/SalesTermsandConditions](http://freescale.com/SalesTermsandConditions)。

Freescale, the Freescale logo, Energy Efficient Solutions logo, and Kinetis are trademarks of Freescale Semiconductor, Inc., Reg. U.S. Pat. & Tm. Off. All other product or service names are the property of their respective owners. ARM and Cortex-M0+ are the registered trademarks of ARM Limited.

© 2014 Freescale Semiconductor, Inc.

© 2014 飞思卡尔半导体有限公司

Document Number KL03PB  
Revision 3, 07/2014

