



割込み出力、リセット、設定レジスタを備えた、低電圧の8ビットI²CバスおよびSMBus I/Oエキスパンダ

PCA6408A

Last Updated: Dec 16, 2024

PCA6408Aは、I²Cバス・インターフェース経由でほとんどのマイクロコントローラ・ファミリにリモートI/O拡張を提供する、8ビット汎用I/Oエキスパンダです。

NXPのI/Oエキスパンダは、バッテリー駆動のモバイル・アプリケーションでセンサやプッシュボタン、キーパッドを接続する場合など、相互接続数を最小限に抑えてI/Oを追加する必要がある際にシンプルなソリューションを提供します。一連の柔軟な汎用I/Oを提供することに加えて、ある電圧レベルで動作するプロセッサと、異なる（通常はより高い）電圧レベルで動作するI/Oデバイスとの相互接続を簡素化します。PCA6408Aにはレベル・シフト機能が組み込まれており、互換性のないI/O電圧間での通信が必要なミックスド・シグナル環境で極めて柔軟に使用できます。デュアル電源レールで1.65 V~5.5 Vの幅広いVDD範囲に対応しているため、インターフェース側 (SDA/SCL) の次世代の低電圧マイクロプロセッサやマイクロコントローラ、およびポート側の高電圧ペリフェラルとのシームレスな通信が可能です。

PCA6408Aには、VDD(I²C-bus)、VDD(P)という2つの供給電圧があります。VDD(I²C-bus)はコントローラ側（マイクロコントローラなど）のインターフェースに電圧を供給し、VDD(P)はコア回路とポートPに電圧を供給します。PCA6408Aでの双方向の電圧レベル変換は、VDD(I²C-bus)経由で行われます。VDD(I²C-bus)は外部のSCL/SDAラインのVDDに接続される必要があります。これは、PCA6408AへのI²CバスのVDDレベルを示します。PCA6408AのポートPの電圧レベルは、VDD(P)によって決定されます。

PCA6408Aは、1つの8ビット設定レジスタ（入力選択または出力選択）、入力レジスタ、出力レジスタ、極性反転（アクティブHIGH）レジスタで構成されます。電源投入時には、I/Oは入力として構成されます。ただし、I/O設定レジスタに書き込むことで、システム・コントローラはI/Oを入力と出力のいずれとしても有効にできます。各入力または出力のデータは、対応する入力または出力レジスタに保持されます。入力ポート・レジスタの極性は、極性反転レジスタで反転することができるため、割込みを省略できます。

システム・コントローラは、タイムアウトやその他の不適切な動作が発生した場合に、RESET入力をLOWにアサートすることでPCA6408Aをリセットできます。パワーオン・リセットは、レジスタをデフォルトの状態に戻し、I²Cバス/SMBusのステート・マシンを初期化します。RESETピンにより、デバイスの電源を切らずにリセット/初期化を実行できます。

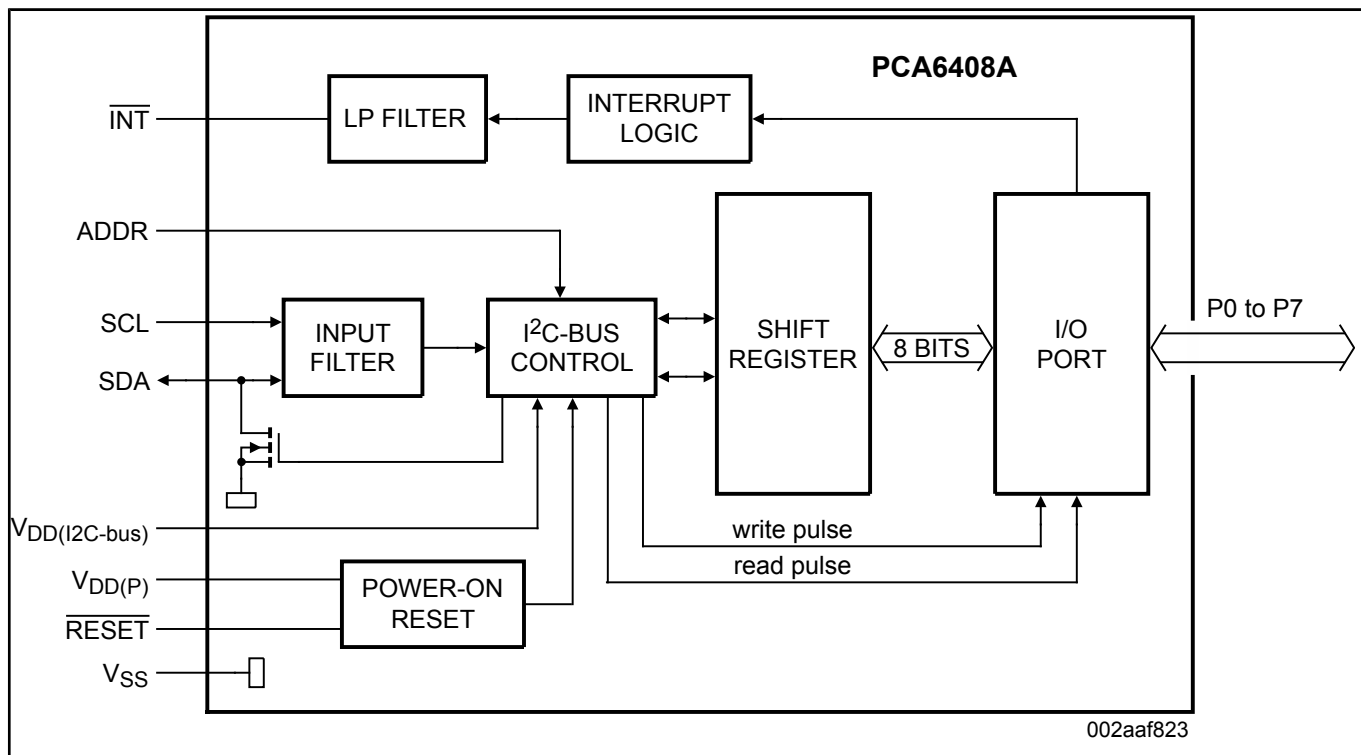
PCA6408Aのオープン・ドレイン割込み (INT) 出力は、いずれかの入力の状態が対応する入力ポート・レジスタの状態と異なる場合にアクティブになり、入力の状態が変化したことをシステム・コントローラに通知します。

INTは、マイクロコントローラの割込み入力に接続できます。このライン上で割込み信号を送ることで、リモートI/OはI²Cバス経由で通信することなく、ポートに受信データがあるかどうかをマイクロコントローラに知らせることができます。したがって、PCA6408Aは常に単純なターゲット・デバイスとして動作できます。

デバイスのポートPの出力には、デバイスの消費電流を低く抑えながらLEDを直接駆動するための25 mAのシンク機能が備わっています。

1つのハードウェア・ピン (ADDR) を使用して、固定されたI²Cバス・アドレスをプログラムおよび変更し、最大2つのデバイスで同じI²CバスまたはSMBusを共有させることができます。

PCA6408Aのブロック図 Block Diagram



View additional information for [割込み出力、リセット、設定レジスタを備えた、低電圧の8ビットI²CバスおよびSMBus I/Oエキスパンダ](#).

Note: The information on this document is subject to change without notice.

www.nxp.com

NXP and the NXP logo are trademarks of NXP B.V. All other product or service names are the property of their respective owners. The related technology may be protected by any or all of patents, copyrights, designs and trade secrets. All rights reserved. © 2026 NXP B.V.